

CITest - Desenvolvimento de testes de circuitos integrados.

Matheus Casagrande Diaz¹, Alexandro Cristovão Bonatto¹, Bruno Canal^{1*}

*Orientador

¹Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Sul (IFRS) -
Campus Restinga. Restinga, RS

O processo de desenvolvimento de circuitos integrados (CI) vai além das etapas de projeto e fabricação do CI. Como o processo de fabricação possui diferentes fontes de variabilidade, ao desenvolver um novo CI necessita-se realizar a etapa de bring-up que consiste em analisar, testar e caracterizar o funcionamento deste novo CI. Este trabalho tem portanto sua relevância no desenvolvimento de metodologias de teste de CI tendo como objetivo específico realizar o bring-up de um circuito integrado (CI) desenvolvido para caracterização e validação de portas lógicas MOS Current Mode Logic (MCML). O desenvolvimento do projeto passa, portanto pela interpretação do funcionamento do CI em questão. Este CI possui duas tecnologias de implementações de portas lógicas sobre ele: a implementação tradicional, Complementary Metal-Oxide-Semiconductor (CMOS) e a implementação a ser estudada, MCML. O circuito implementado em cada tecnologia consiste de osciladores em anel, a fim de comparar e caracterizar o desempenho destas estruturas. A etapa de bring-up do circuito requer alguns passos para que, caso ocorra algum mau funcionamento do circuito, seja possível a identificação de sua fonte. Dentre os passos tem-se o teste da grade de alimentação. Nesta parte verifica-se através dos terminais de alimentação se não há um rompimento ou curto da grade de alimentação, no momento da energização do CI. Para isso energiza-se os terminais VDD_PAD, que é responsável pela alimentação do anel de pads do circuito, assim como da proteção contra descargas eletrostáticas (ESD), e o VDD_CORE que alimenta a parte interior do CI. Estes dois terminais no processo de validação e testes são energizados com tensões de 1V, 2V e 3.3V enquanto que as entradas de controle do circuito são conectadas no sinal de GND (0V) para que o circuito fique em um estado estável, sem operação. Para limitar a corrente que circula pelo CI utilizou-se junto aos testes 3 resistores com valores diferentes, assim para cada tensão utilizada também variou-se o resistor, por fim utilizou-se um amperímetro para medir as correntes resultantes, que em média foi de aproximadamente 0.166mA. Todo este processo foi feito em uma placa que foi desenvolvida no IFRS *Campus Restinga*. Com o teste concluiu-se que os terminais citados anteriormente tiveram correntes muito perto de zero, assim temos como resultado o funcionamento destes terminais.

Palavras-chave: Bring-up. MCML. Teste. Circuitos Integrados.