

VeriCI - Plataforma de Verificação de Circuitos Integrados

Ramon Yago Vieira¹, Alexandro Cristóvão Bonatto^{1*}

^{*}Orientador

¹Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Sul (IFRS) -
Campus Restinga. Restinga, RS

O projeto VeriCi tem como propósito, desenvolver um sistema microcontrolado para realizar o teste de Circuitos Integrados (CI) digitais encapsulados denominados de ASIC (Application_Specific_Integrated_Circuit). Devido ao fluxo de fabricação de CIs ser muito intenso e exigir testes mais eficientes surgiu a oportunidade de inovar criando uma plataforma para realizar a verificação funcional de CIs. Com isso o principal objetivo deste projeto é desenvolver uma plataforma de verificação de circuitos integrados digitais, combinacionais ou sequenciais. A aplicação deste projeto é para o teste de funcionamento de circuitos integrados utilizados pela indústria eletroeletrônica, durante a verificação total ou parcial (por amostragem) de lotes de componentes eletrônicos, antes da montagem dos produtos ou equipamentos. Para isso será utilizado FPGA (Field_Programmable_Gate_Array) para implementar um circuito digital que fornecerá os padrões de teste para o CI. Esta aplicação tem por objetivo realizar os testes de funcionamento de um CI digital, saído de uma fábrica, após o seu encapsulamento. A partir deste projeto, pretende-se implementar um programa que possibilite realizar diferentes testes funcionais para um chip, através de escritas, leituras e verificação, e através da inserção de vetores de teste usando o canal de Scan_Chain do chip. Até o momento foi realizado o sistema que irá controlar a tensão de alimentação que é feita através de um sinal PWM, com filtro para conversão em sinal contínuo. A medição de corrente fornecida pela fonte é usada para monitorar a corrente elétrica e tensão com isso não danificando CI na hora da verificação. O filtro utilizado no sistema, foi projetado especificamente para essa implementação e a fabricação da Placa de Circuito Impressa (PCI) do projeto, assim como as demais PCIs, serão feitas na fresa CNC do *Campus*. Após isso iniciou-se a rotina de testes para o microcontrolador Risco, o plano de testes e diagnóstico foram elaborados para validar amostras do chip Risco. O controle da tensão de alimentação é fundamental para realizar o teste de funcionamento em diferentes limites de operação, é necessário alimentar o componente gradativamente, esse procedimento faz parte do teste de "bring-up". Durante o teste de alimentação detectou-se algumas inconsistências com o método utilizado, o qual utilizava protoboard, um soquete ZIF ("Zero_Input_Force") do tipo QFP44, para facilitar a troca dos CIs testados isso impossibilitava a autenticação dos dados coletados e por isso está se implementando o sistema sob uma nova placa para realizar todos os testes de validação.

Palavras-chave: Verificação. Circuitos Integrados. Teste. SoC. FPGA.